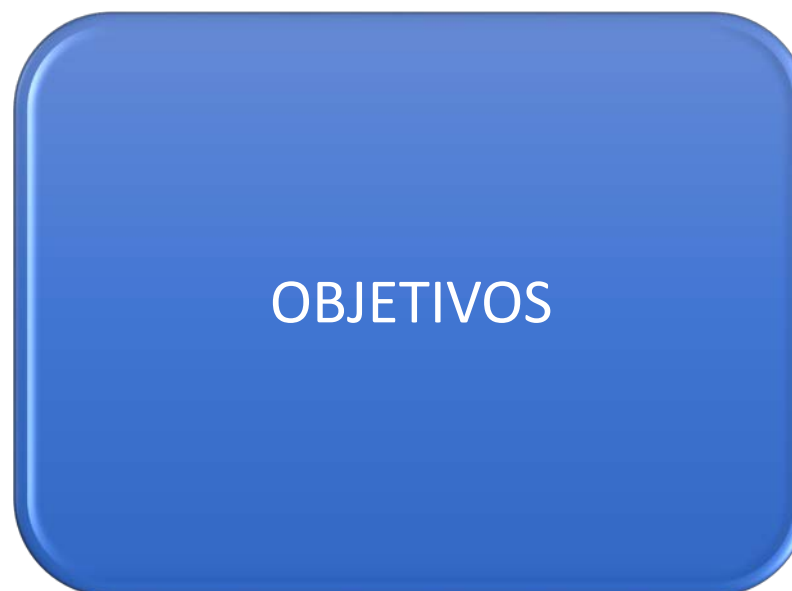
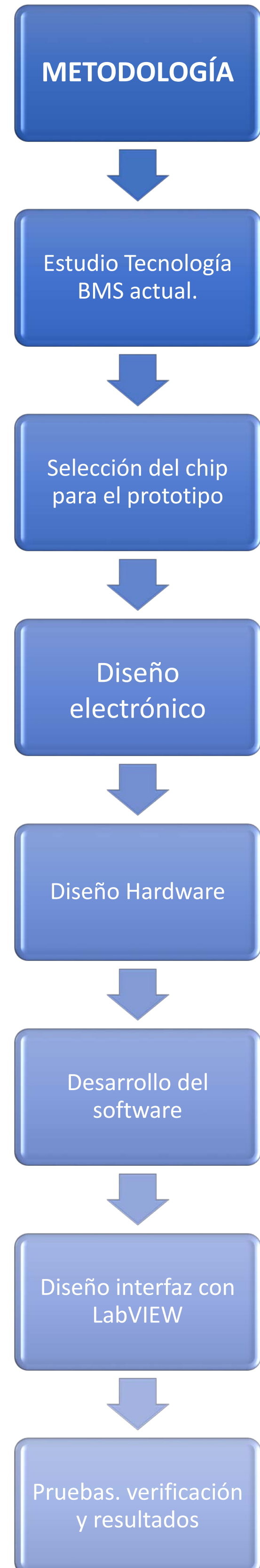


# Diseño de un BMS Modular para EV enfocado a MotoStudent.



Autor: *Xavier Anzuela Recasens*  
(Director: David Asiaín Ansorena)

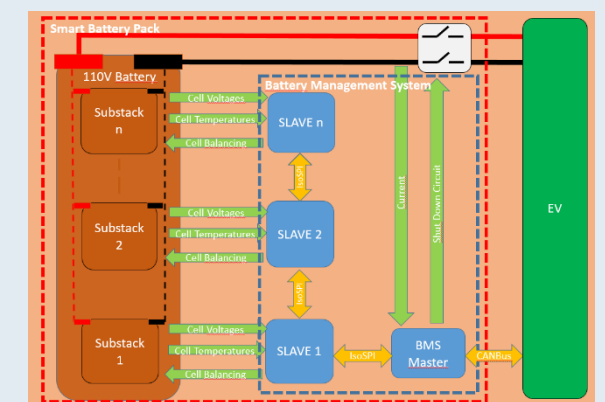


- Diseñar y desarrollar un "Battery Management System" (BMS), el sistema de seguridad de la batería, para el proyecto del equipo EUPLA Racing Team, que representará a la Universidad Politécnica de La Almunia en la IV edición de MotoStudent, en la categoría de motos eléctricas.
- Las características del prototipo las definirán tanto las necesidades del equipo como la normativa de la competición. El objetivo es obtener una BMS fiable y que proteja la batería. Se desarrollará tanto el hardware como el software y una interfaz para facilitar el uso para el usuario final.



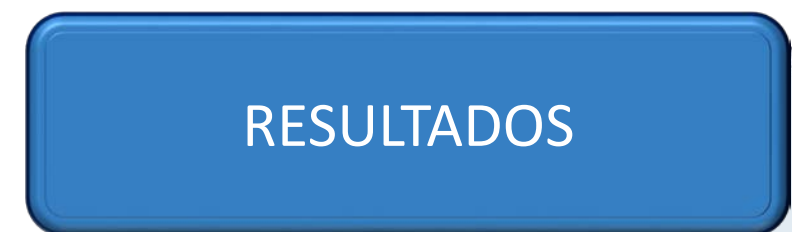
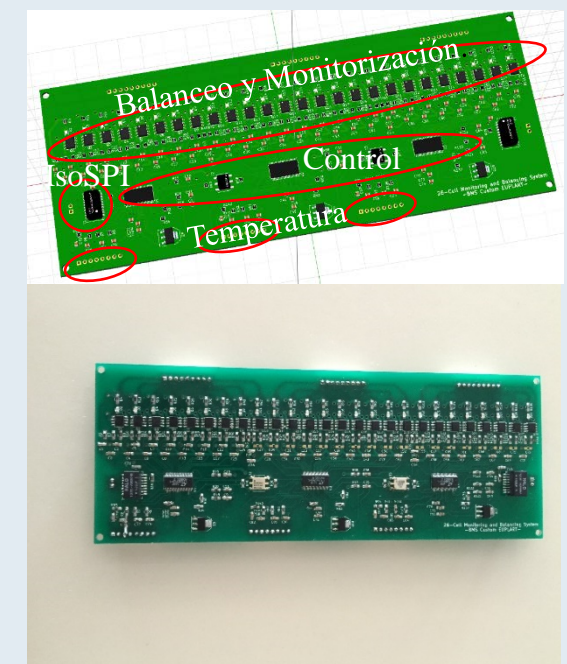
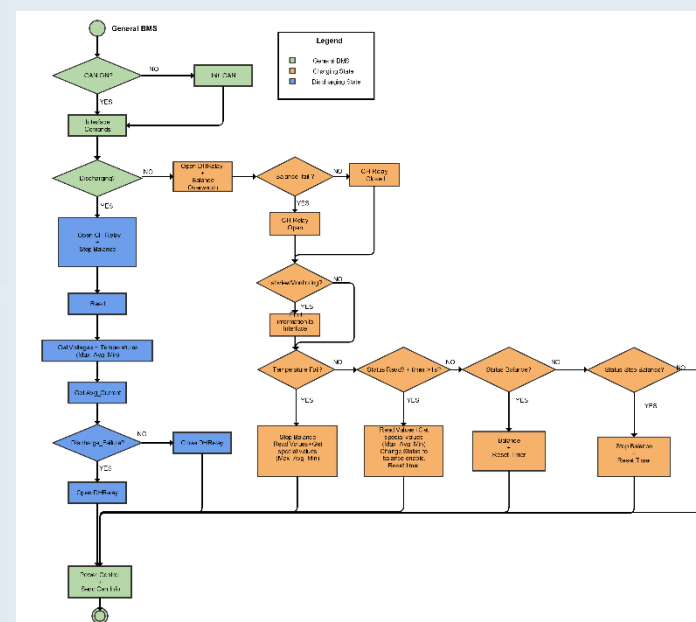
**Hardware:**

- Basado en arquitectura ATmega32.
- LTC6804-1 → Chip de monitorización y balanceo de baterías.
- 26 canales lectura de tensión.
- 12 canales lectura de temperatura.
- Lectura de corriente.
- Protección Overcurrent, Overvoltage y Undervoltage.
- Comunicación SPI aislada. (Interfaz Serie Periférica)

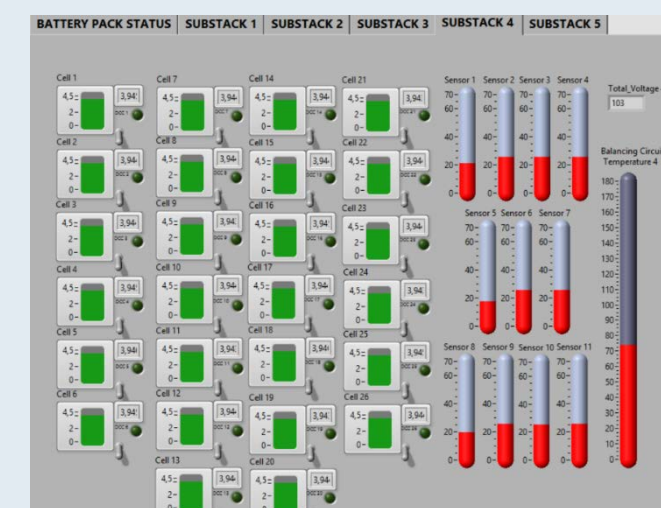
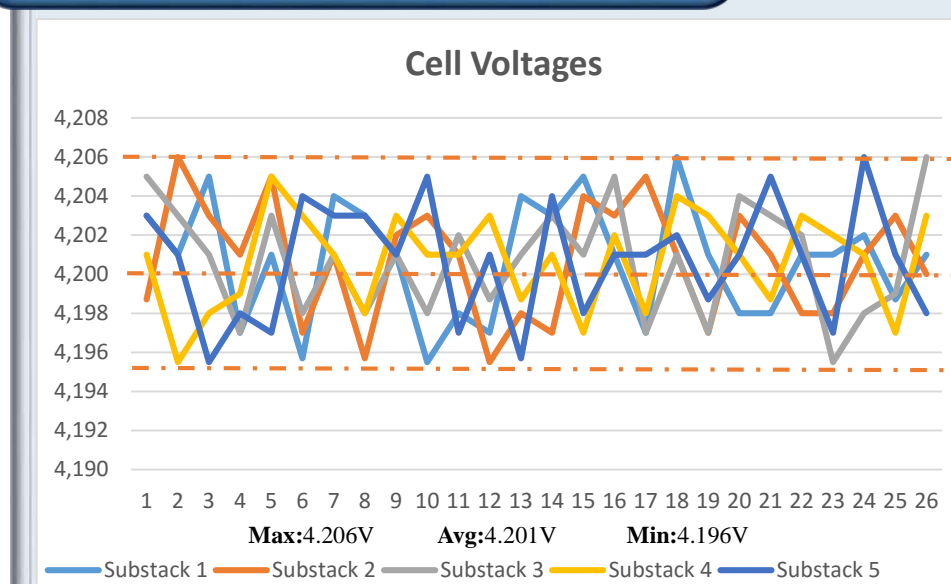


**Software:**

- Detección estado (carga/descarga).
- Modo visualización Interfaz.



- BMS Modular
- Medición precisa de todas las celdas de la batería
- Medición de temperatura del 85% de cada módulo.
- Comunicación aislada robusta.
- Interfaz tipo SCADA de fácil comprensión.



- Se ha obtenido un BMS robusto y capaz de balancear con un margen de entre 20-50mV.
- Se mide con una precisión de  $\pm 0.1mV$  todas las celdas y canales de temperatura.
- Medición del 85% de la temperatura de cada módulo casi tipicando la exigida por la normativa (30%).
- Software robusto y capaz de activar de forma veloz la maniobra de seguridad exigida por MotoStudent.
- La interfaz tipo SCADA con distinción colores según el estado de las celdas.
- La interfaz toma mucha importancia en la competición por su capacidad de transmitir información al equipo de forma intuitiva y rápida.
- Para un proyecto futuro se podría dotar de inteligencia a las placas esclavo para liberar carga al procesador del maestro, también se podría mejorar el procesador a un procesador de 32bits.